

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 07-131069

(43) Date of publication of application : 19.05.1995

(51) Int.CI.

H01L 33/00

H01L 21/301

H01L 21/86

(21) Application number : 05-300940

(71) Applicant : NICHIA CHEM IND LTD

(22) Date of filing : 06.11.1993

(72) Inventor : NAKAMURA SHUJI

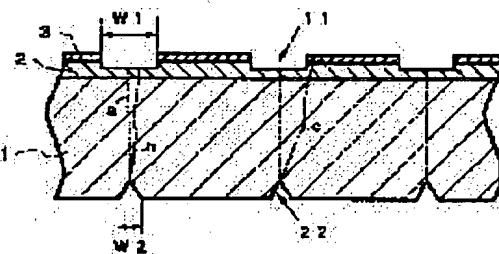
YAMADA MOTOKAZU

(54) METHOD FOR MANUFACTURING GALLIUM NITRIDE COMPOUND SEMICONDUCTOR CHIP

(57) Abstract:

PURPOSE: To provide a method for preventing crack and chipping of a cutting surface from occurring and to perform cutting to a desired shape and size with an improved yield when cutting gallium nitride compound semiconductor wafer with sapphire as a substrate into chips.

CONSTITUTION: A first split groove 11 is formed in a line and in a desired chip shape on the nitride semiconductor surface of a wafer where a nitride semiconductor is laminated on a sapphire substrate 1, a second split groove 22 is newly formed in a line on the surface of the sapphire substrate 1 of the wafer at a position matching the line of the first split groove 11, a line width W2 of the second split groove 22 is adjusted to be narrower than the line width W1 of the first split groove 11, and then the wafer is separated into chip shape groove the first split groove 11 and the second split groove 22.



LEGAL STATUS

[Date of request for examination] 27.11.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2780618

[Date of registration] 15.05.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-131069

(43)公開日 平成7年(1995)5月19日

(51)Int.Cl.⁶

識別記号 庁内整理番号

F I

技術表示箇所

H 01 L 33/00

C

21/301

21/86

H 01 L 21/ 78

L

21/ 86

審査請求 未請求 請求項の数5 FD (全5頁)

(21)出願番号

特願平5-300940

(22)出願日

平成5年(1993)11月6日

(71)出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72)発明者 中村 修二

徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

(72)発明者 山田 元量

徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

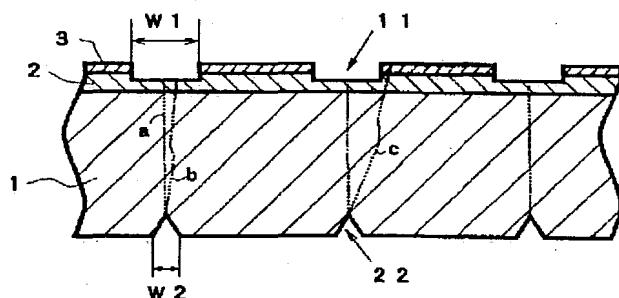
(74)代理人 弁理士 豊橋 康弘

(54)【発明の名称】窒化ガリウム系化合物半導体チップの製造方法

(57)【要約】

【目的】 サファイアを基板とする窒化ガリウム系化合物半導体ウェハーをチップ状に切断するに際し、切断面のクラック、チッピングの発生を防止し、歩留良く、所望の形状、サイズに切断する方法を提供する。

【構成】 サファイア基板1上に窒化物半導体を積層したウェハーの窒化物半導体面に所望のチップ形状で第一の割り溝11を線状に形成し、第一の割り溝11の線と合致する位置で、ウェハーのサファイア基板1面に新たに第二の割り溝22を線状に形成して、前記第一の割り溝11の線幅(W1)よりも、第二の割り溝22の線幅(W2)を狭く調整した後、第一の割り溝11と、第二の割り溝22に沿ってウェハーをチップ状に分離する。



【特許請求の範囲】

【請求項1】 サファイア基板上に窒化ガリウム系化合物半導体を積層したウエハーの窒化ガリウム系化合物半導体面に所望のチップ形状で第一の割り溝を線状に形成する工程と、前記第一の割り溝の線と合致する位置で、前記ウエハーのサファイア基板面に新たに第二の割り溝を線状に形成すると共に、前記第一の割り溝の線幅(W1)よりも、第二の割り溝の線幅(W2)を狭く調整する工程と、前記第一の割り溝、および前記第二の割り溝に沿って前記ウエハーをチップ状に分離する工程とを具備することを特徴とする窒化ガリウム系化合物半導体チップの製造方法。

【請求項2】 前記第二の割り溝を形成する前に、前記ウエハーのサファイア基板側を研磨して、サファイア基板の厚さを200μm以下に調整する工程を具備することを特徴とする請求項1に記載の窒化ガリウム系化合物半導体チップの製造方法。

【請求項3】 前記第二の割り溝を形成する工程において、第二の割り溝の深さを深くして、第一の割り溝の底部と、第二の割り溝の底部との距離を200μm以下に調整することを特徴とする請求項1に記載の窒化ガリウム系化合物半導体チップの製造方法。

【請求項4】 前記第一の割り溝をエッチングにより形成することを特徴とする請求項1ないし請求項3のいずれか一項に記載の窒化ガリウム系化合物半導体チップの製造方法。

【請求項5】 前記第二の割り溝をスクライブにより形成することを特徴とする請求項1若しくは請求項2、または請求項4のいずれか一項に記載の窒化ガリウム系化合物半導体チップの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、青色、緑色あるいは赤色発光ダイオード、レーザーダイオード等の発光デバイスに使用される窒化ガリウム系化合物半導体チップの製造方法に係り、特に、サファイア基板上に一般式 $In_xAl_yGa_{1-x-y}N$ (0≤x<1, 0≤y<1)で表される窒化ガリウム系化合物半導体(以下、窒化物半導体と記載する。)が積層された窒化物半導体ウエハーをチップ状に切断する方法に関する。

【0002】

【従来の技術】 一般に発光ダイオード、レーザーダイオード等の発光デバイスにはシステム上に発光源である半導体チップが設けられている。半導体チップを構成する材料として、例えば赤色、橙色、黄色、緑色ダイオードの場合 $GaAs$ 、 $GaAlAs$ 、 GaP 等が知られており、また青色ダイオードであれば $ZnSe$ 、 $InAlGaN$ 、 SiC 等が知られている。

【0003】 従来、半導体材料が積層されたウエハーか

ら、発光デバイス用のチップに切り出す装置には一般にダイサー、またはスクライバーが使用されている。ダイサーとは一般にダイシングソーとも呼ばれ、刃先をダイヤモンドとするブレードの回転運動により、ウエハーを直接フルカットするか、または刃先巾よりも広い巾の溝を切り込んだ後(ハーフカット)、外力によってウエハーを割る装置である。一方、スクライバーとは同じく先端をダイヤモンドとする針の往復直線運動によりウエハーに極めて細いスクライブライン(罫書線)を例えれば碁盤目状に引いた後、外力によってウエハーを割る装置である。

【0004】 例えば GaP 、 $GaAs$ 等のせん垂鉛構造の結晶はへき開性が<110>方向にあるため、この性質を利用してスクライバーでこの方向にスクライブラインを入れることにより簡単にチップ状に破断できる。

【0005】 しかしながら、一般に窒化物半導体はサファイア基板の上に積層されるため、そのウエハーは六方晶系というサファイア結晶の性質上へき開性を有しておらず、スクライバーで切断することは困難であった。一方、ダイサーで切断する場合においても、窒化物半導体ウエハーは、前記したようにサファイアの上に窒化物半導体を積層したいわゆるヘテロエピタキシャル構造であり格子定数不整が大きく、また熱膨張率も異なるため、窒化物半導体がサファイア基板から剥がれやすいという問題があった。さらにサファイア、窒化物半導体両方もモース硬度がほぼ9と非常に硬い物質であるため、切断面にクラック、チッピングが発生しやすくなり正確に切断することができなかつた。

【0006】

【発明が解決しようとする課題】 窒化物半導体の結晶性を傷めずに、ウエハーを正確にチップ状に分離することができれば、チップ形状を小さくでき、一枚のウエハーから多くのチップが得られるので生産性を向上させることができる。従って、本発明はこのような事情を鑑みてなされたもので、その目的とするところは、サファイアを基板とする窒化物半導体ウエハーをチップ状に分離するに際し、切断面のクラック、チッピングの発生を防止し、歩留良く、所望の形状、サイズを得るチップの製造方法を提供することにある。

【0007】

【課題を解決するための手段】 本発明の窒化物半導体チップの製造方法は、サファイア基板上に窒化物半導体を積層したウエハーの窒化物半導体面に所望のチップ形状で第一の割り溝を線状に形成する工程と、前記第一の割り溝の線と合致する位置で、前記ウエハーのサファイア基板面に新たに第二の割り溝を線状に形成すると共に、前記第一の割り溝の線幅(W1)よりも、第二の割り溝の線幅(W2)を狭く調整する工程と、前記第一の割り溝、および前記第二の割り溝に沿って前記ウエハーをチップ状に分離する工程とを具備することを特徴とする。

【0008】本発明の製造方法において、第一の割り溝を形成するには、最も好ましくはウェットエッチング、ドライエッティング等のエッティングを用いる。なぜならエッティングが最も窒化物半導体表面、側面を傷めにくいからである。ドライエッティングであれば、例えば反応性イオンエッティング、イオンミリング、集束ビームエッティング、E C R エッティング等の手法を用いることができ、ウェットエッティングであれば、例えば硫酸とリン酸の混酸を用いることができる。但し、エッティングを行う前に、窒化物半導体表面に、所望のチップ形状となるように、所定の形状のマスクを形成することは言うまでもない。また、エッティングの他、ダイシングによるハーフカット、スクライプ等を使用してもよいが、ダイシングは窒化物半導体の表面、側面を物理的に傷め易く、サファイア基板と、窒化物半導体層との界面にストレスが係り、窒化物半導体がサファイア基板から剥がれ易い傾向にあり、またスクライプは、第二の割り溝よりも広い割り溝を形成することが難しいため、あまり好ましいとはいえない。

【0009】次に、第二の割り溝をサファイア基板側に形成するには、エッティング、ダイシング、スクライプ等の手法を用いることができる。第二の割り溝はサファイア基板側に形成し、直接窒化物半導体層にダイサー、スクライバー等の刃先が触れることがないので、この工程では第二の割り溝を形成する手法は特に問わないが、その中でも特に好ましくはスクライプを用いる。なぜなら、スクライプは第二の割り溝の線幅を、第一の割り溝の線幅よりも狭くしやすく、また、エッティングに比べて迅速に割り溝を形成できる。さらに、ダイシングに比べて、ウェハー切断時にサファイア基板を削り取る面積が少なくて済むので、單一ウェハーから多くのチップが得られるという利点がある。

【0010】また、第二の割り溝を形成する前に、サファイア基板側を研磨して薄くすることが好ましい。研磨後のサファイア基板の厚さは $200\mu m$ 以下、さらに好ましくは $150\mu m$ 以下に調整することが望ましい。なぜなら、窒化物半導体ウェハーは、サファイア基板の厚さが通常 $300\sim800\mu m$ 、その上に積層された窒化物半導体の厚さが多くとも数十 μm あり、そのほとんどがサファイア基板の厚さで占められている。しかも、前記したように窒化物半導体は格子定数、および熱膨張率の異なる材料の上に積層されているため、非常に切削しにくい性質を有している。サファイア基板の厚さが厚すぎると、後に第二の割り溝を形成してウェハーを分離する際、第一の割り溝と、第二の割り溝とを合致させた位置で割りにくくなる傾向にある。つまり、図1のaの破線に示すように、第一の割り溝線の中央線と、第二の割り溝線の中央線が一致した位置でウェハーをチップ状に分離できることが最も好ましいのであるが、ウェハーの厚みが厚すぎると、その位置が、同じく図1のcの破線

に示すように斜めになって割れ、p-n接合界面まで切断されて、目的としない形状でチップ化されやすい傾向にある。従って、サファイア基板を前記範囲内に研磨して薄くすることにより、前記割り溝の合致位置、つまり目的とするチップ形状で、ウェハーをさらに分離しやすくすることができる。基板の厚さの下限値は特に問わないが、あまり薄くすると研磨中にウェハー自体が割れ易くなるため、実用的な値としては $50\mu m$ 以上が好ましい。

10 【0011】また基板を研磨して薄くする他に、図2に示すように、第二の割り溝22をエッティング、ダイシング等の手法によって、サファイア基板1に深く形成することにより、部分的にサファイア基板1の厚さを薄くして、第一の割り溝11との切断距離を短くしてもよい。

【0012】

【作用】本発明の製造方法の作用を図面を元に説明する。図1ないし図4は本発明の製造方法の一工程を説明する図である。図1はサファイア基板1の上にn型窒化物半導体層2(n型層)と、p型窒化物半導体層3(p型層)とを積層したウェハーの模式断面図である。それらの窒化物半導体層側には所定のチップ形状になるよう

20 第一の割り溝11を線状に形成しており、さらに第一の割り溝11の線幅より狭い線幅の第二の割り溝22を、第一の割り溝11の線の中央線と一致する位置で形成した状態を示している。但し、この図では、第一の割り溝はp型層3をエッティングして、n型層2を露出するように形成しており、第二の割り溝はスクライプで形成している。図1に示すように、ウェハーは第一の割り溝11と第二の割り溝22の中央線が一致した点、つまり

30 破線aで示す位置でまっすぐに切断できることが最も好ましいが、仮に破線bで示すように切断線が曲がっても、第一の割り溝11の線幅W1を、第二の割り溝22の線幅W2よりも広く形成してあるため、切断位置がp-n接合界面にまで及ばず、チップ不良ができるがない。

【0013】図2は第二の割り溝22をエッティング、またはダイシングにより形成し、サファイア基板1をハーフカットした状態を示している。この図では第二の割り溝22の深さを深くして、第一の割り溝との切断距離を短くすることにより、第一の割り溝の中央線と、第二の割り溝の中央線とが一致した位置でまっすぐに割ることができ。

40 【0014】図3は第一の割り溝11のエッティング深さを深くした状態を示しているが、この図も図2と同じく第一の割り溝11と、第二の割り溝22との切断距離を短くすることにより、割り溝が一致した位置でまっすぐに切断することができる。このように割り溝を深く形成してチップを分離する際には、割り溝11の底部と、割り溝22との底部との距離を $200\mu m$ 以下として、サファイア基板1の厚さを薄くすることが好ましく、サ

アイア基板1の厚さを部分的に薄くすることにより、両割り溝が合致した位置でまっすぐ切断できる。なお、割り溝22を深く形成するのは、サファイア基板を研磨した後(200μm以上の厚さで研磨する場合)でも、研磨する前でもかまわないが、スクライブによってその深さを深くするのは困難である。

【0015】このように図2、図3では第一の割り溝11の深さ、第二の割り溝22の深さを深くすることにより、切断距離を短くしてまっすぐに割れるようにしているが、前述のようにサファイア基板1を研磨して、200μm以下の厚さとすれば、図1のように第二の割り溝22をスクライブで形成しただけでも、ほぼまっすぐに割ることができる。なお基板を研磨して200μm以下に調整すれば、第二の割り溝の深さを深くする必要がないことはいうまでもない。

【0016】図4は、図1に示すウエハーを窒化物半導体層側からみた平面図であり、第一の割り溝11の形状を示していると同時に、チップ形状も示している。この図では、p型層3を予めn層の電極が形成できる線幅でエッチングして、第一の割り溝11を形成し、さらにp型層3の隅部を半弧状に切り欠いた形状としており、この切り欠いた部分にn層の電極を形成することができる。

【0017】このように、本発明の方法では、第一の割り溝11の線幅W1を、第二の割り溝22の線幅W2よりも広くしているので、仮に切断線が斜めとなってウエハーが切断された場合でも、p-n接合界面まで切断面が入らずチップ不良が出ることがなく、一枚のウエハーから多数のチップを得ることができる。そして、さらに好ましくウエハーのサファイア基板を研磨するか、または第二の割り溝の深さを深くすることにより、所望とする切断位置で正確に分離することができる。

【0018】

【実施例】【実施例1】厚さ400μm、大きさ2インチφのサファイア基板の上に順にn型GaN層を5μmと、p型GaN層とを1μm積層したウエハーを用意する。

【0019】次にこのp型GaN層の上に、フォトリソグラフィー技術によりSiO₂よりなるマスクをかけた後、エッチングを行い、図4に示す形状で第一の割り溝を形成する。但し、第一の割り溝の深さはおよそ2μmとし、線幅(W1)80μm、350μmピッチとする。この第一の割り溝の線幅、ピッチを図4に示している。

【0020】以上のようにして、第一の割り溝を形成した後、ウエハーのサファイア基板側を研磨器により研磨して、基板を80μmの厚さにラッピング、およびポリッシングする。ポリッシングで基板表面を鏡面均一とし、容易にサファイア基板面から第一の割り溝が確認できるようする。

【0021】次に、p型GaN層側に粘着テープを貼付し、スクライバーのテーブル上にウエハーを張り付け、真空チャックで固定する。テーブルはX軸(左右)、Y軸(前後)方向に移動することができ、回転可能な構造となっている。固定後、スクライバーのダイヤモンド針で、サファイア基板をX軸方向に350μmピッチ、深さ5μm、線幅5μmで一回スクライブする。テーブルを90°回転させて今度はY軸方向に同様にしてスクライブする。このようにして350μm角のチップになるようにスクライブラインを入れ、第二の割り溝を形成する。ただし、第三の割り溝を形成する位置は、前記第一の割り溝の線の中央線と一致した位置とする。

【0022】スクライブ後、真空チャックを解放し、ウエハーをテーブルから剥し取り、サファイア基板側から軽くローラーで押されることにより、2インチφのウエハーから350μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無いものを取りだしたところ、歩留は98%以上であった。

【0023】【実施例2】実施例1のサファイア基板を研磨する工程において、サファイア基板の厚さを150μmとする他は同様にして、350μm角のチップを得たところ、歩留は95%以上であった。

【0024】【実施例3】実施例1のサファイア基板を研磨する工程において、サファイア基板の厚さを200μmとする他は同様にして、350μm角のチップを得たところ、歩留は90%以上であった。

【0025】【実施例4】実施例1の第二の割り溝を形成する工程において、スクライバーの代わりにダイサーを用い、線幅20μm、深さ10μm、同じく350μmピッチでハーフカットして第二の割り溝を形成する他は同様にして、350μm角のチップを得たところ、同じく歩留は98%以上であった。

【0026】【実施例5】実施例1において、第一の割り溝を形成した後、サファイア基板を研磨せずにウエハーをダイサーにセットし、サファイア基板側を線幅20μm、深さ300μmでダイシングして第二の割り溝を形成する他は同様にして、350μm角のチップを得たところ、歩留は95%以上であった。

【0027】

【発明の効果】以上説明したように、本発明の方法によると、べき開性を有していない窒化物半導体ウエハーでも、スクライブ、ダイサー、レーザー等の手法により、歩留よく正確に切断することができ、生産性が向上する。また図1に示すように第一の割り溝を形成すれば、第一の割り溝の表面に電極を形成することもできる。

【図面の簡単な説明】

【図1】本発明の製造方法の一工程を説明する模式断面図。

【図2】本発明の製造方法の一工程を説明する模式断

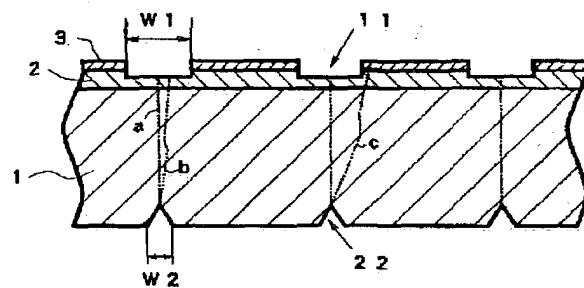
面図。

【図3】 本発明の製造方法の一工程を説明する模式断面図。

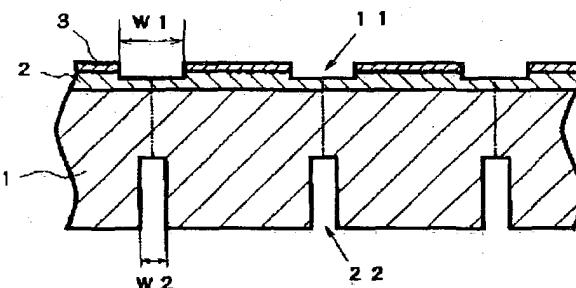
【図4】 本発明の製造方法の一工程を説明する平面図。

【符号の説明】

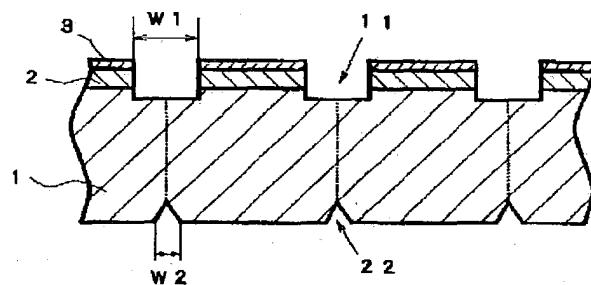
【図1】



【図2】



【図3】



【図4】

